

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 9 月 1 日 (01.09.2005)

PCT

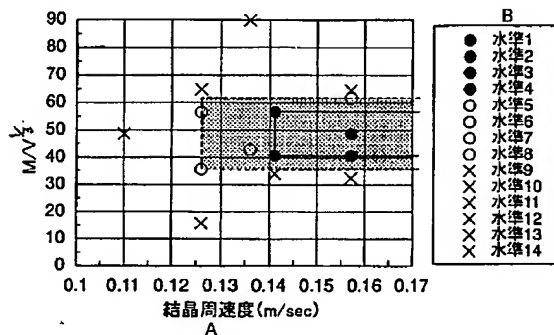
(10) 国際公開番号
WO 2005/080646 A1

- (51) 国際特許分類⁷: C30B 15/20 (71) 出願人 (米国を除く全ての指定国について): コマツ電子金属株式会社 (KOMATSU DENSHI KINZOKU KABUSHIKI KAISHA) [JP/JP]; 〒2540014 神奈川県平塚市四之宮 3 丁目 2 5 番 1 号 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP2005/002627
- (22) 国際出願日: 2005 年 2 月 18 日 (18.02.2005) (72) 発明者; および
- (25) 国際出願の言語: 日本語 (75) 発明者/出願人 (米国についてのみ): 浦雅富見 (URA, Masafumi) [JP/JP]; 〒2540014 神奈川県平塚市四之宮 3 丁目 2 5 番 1 号 コマツ電子金属株式会社内 Kanagawa (JP). 黒木 英俊 (KUROGI, Hidetoshi) [JP/JP]; 〒2540014 神奈川県平塚市四之宮 3 丁目 2 5 番 1 号 コマツ電子金属株式会社内 Kanagawa (JP). 指谷 利治 (YUBITANI, Toshiharu) [JP/JP]; 〒2540014 神奈川県
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-043211 2004 年 2 月 19 日 (19.02.2004) JP

[続葉有]

(54) Title: METHOD FOR MANUFACTURING SINGLE CRYSTAL SEMICONDUCTOR

(54) 発明の名称: 単結晶半導体の製造方法



- A CRYSTAL PERIPHERAL VELOCITY (m/sec)
- B STANDARD 1
STANDARD 2
STANDARD 3
STANDARD 4
STANDARD 5
STANDARD 6
STANDARD 7
STANDARD 8
STANDARD 9
STANDARD 10
STANDARD 11
STANDARD 12
STANDARD 13
STANDARD 14

(57) Abstract: In a method of manufacturing a single crystal semiconductor, impurity concentration nonuniformity within a semiconductor wafer plane is reduced, by taking impurities more uniformly in the single crystal semiconductor, in a process of growing the single crystal semiconductor by pulling it up from a melt, and thus, planarity of the wafer is improved. In the process of pulling up the single crystal semiconductor (6), a rotating velocity (ω) of the single crystal semiconductor (6) to be pulled up is adjusted at a prescribed value or more, and a magnetic field having a strength within a prescribed range is applied to the melt (5). Especially, a crystal peripheral velocity is adjusted at 0.126m/sec or higher, and $M/V^{1/3}$ at $35.5 \leq M/V^{1/3} \leq 61.3$. Preferably, a crystal peripheral velocity is adjusted at 0.141m/sec or higher and $M/V^{1/3}$ at $40.3 \leq M/V^{1/3} \leq 56.4$.

(57) 要約: 融液から単結晶半導体を引上げ成長させる過程で、単結晶半導体に不純物が、より均一に取り込まれるようにすることで、半導体ウェーハの面内での不純物濃度ムラを小さくさせ、もってウェーハの平坦度を向上させることを目的とする単結晶半導体の製造方法であり、単結晶半導体(6)を引き上げる過程で、引き上げられる単結晶半導体(6)の回転速度(ω)

を所定値以上に調整し、かつ所定範囲の強度の磁場を融液(5)に印加する。特に、結晶周速度を0.126m/sec以上に調整し、かつ $M/V^{1/3}$ を

[続葉有]



県平塚市四之宮 3 丁目 2 5 番 1 号 コマツ電子金
属株式会社内 Kanagawa (JP). 古市 登 (FURUICHI,
Noboru) [JP/JP]; 〒2540014 神奈川県平塚市四之宮
3 丁目 2 5 番 1 号 コマツ電子金属株式会社内 Kana-
gawa (JP).

(74) 代理人: 木村 高久, 外(KIMURA, Takahisa et al.); 〒
1040043 東京都中央区湊 1 丁目 8 番 1 1 号 千代ビル
6 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,
LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される
各 PCT ガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。